|  |  |  |  |
| --- | --- | --- | --- |
|  | Program Studi | : | Teknologi Informasi |
| Kode Mata Kuliah | : | IT-405 |
| Bobot SKS | : | 3 |
| Status Revisi | : | 0 |
| Tanggal Efektif | : |  |

RENCANA

PEMBELAJARAN

(Course Plan)

NAMA MATA KULIAH

|  |
| --- |
| SISTEM DIGITAL |

|  |  |  |
| --- | --- | --- |
| Disiapkan oleh | Diperiksa oleh | Disetujui oleh |
|  |  |  |
| Dr. Sinung Suakanto | Dr. Herry I. Sitepu | Dr. Ir. Roland Y.H. Silitonga, M.T. |
| Dosen/Dosen Pengampu | Ketua Program Studi | Direktur Akademik |

**INSTITUT TEKNOLOGI HARAPAN BANGSA**

**2018**

**2017/2018**

**Course Plan**

**IT - 405**

**Sistem Digital**

Dr. Sinung Suakanto

**DEPARTEMEN TEKNOLOGI INFORMASI**

**INSTITUT TEKNOLOGI HARAPAN BANGSA**

**2018**

SEMESTER GENAP 2017/2018

***(IT-405) Sistem Digital***

**KONTEKS MATA KULIAH DALAM *GRADUATE PROFILE***

Matakuliah ini bertujuan untuk mengembangkan:

1. **Kompetensi**: Mampu merencanakan, mengimplementasikan, dan mengoptimalisasikan pengembangan perangkat keras, khususnya rangkaian elektronika digital sesuai dengan spesifikasi yang dibutuhkan
2. **Karakter**: Sikap yang berorientasi pada tujuan, serta kemampuan bekerjasama.
3. **Komitmen**: Kesadaran dan komitmen untuk melakukan hal-hal yang menambah nilai (*value creating*) di manapun mahasiswa kelak berkarir.

**SASARAN KULIAH (*LEARNING OUTCOMES*)**

Setelah mengikuti mata kuliah ini mahasiswa diharapkan untuk mampu:

1. Mampu merencanakan, mengimplementasikan, dan mengoptimalisasikan pengembangan perangkat keras, khususnya rangkaian elektronika digital sesuai dengan spesifikasi yang dibutuhkan.
2. Menguasai konsep dasar elektronika digital.

**MATERI KULIAH**

Aljabar Boolean, logika, kombinasi kode, analisis dan desain rangkaian kombinasional (rangkaian aritmatik, encoder, decoder, MUX, DEMUX, Comparator, dll), analisa dan desain rangkaian sekuensial menggunakan Flip-Flop dan FSM (JK-FF, T-FF, D-FF, RS-FF), serta membahas realisasi dan implementasi fisiknya dalam bentuk rangkaian listrik.

**DAFTAR PUSTAKA**

1. Broown, Steven & Zvonko Vranesic, *Fundamental of Digital Logic with VHDL Design, 2nd Edition*, McGraw-Hill, 2005.
2. Rachmana, Nana., *Diktat Kuliah Teknik Digital*, Penerbit ITB, 2001.
3. William, Kleitz, *Digital Electronics a Practical Approach, 4th Edition*, Prentice-Hall, 1993.

**EVALUASI DAN PENILAIAN**

| ***Learning Outcomes*** | **Kuis**  **(50%)** | **Tugas**  **(25%)** | UAS  **(25%)** |
| --- | --- | --- | --- |
| Mampu merencanakan, mengimplementasikan, dan mengoptimalisasikan pengembangan perangkat keras, khususnya rangkaian elektronika digital sesuai dengan spesifikasi yang dibutuhkan | **✔** | **✔** | **✔** |
| Menguasai konsep dasar elektronika digital | **✔** | **✔** | **✔** |

**KEHADIRAN**

Minimal 80% sebagai syarat diprosesnya nilai.

**KUIS**

Pada minggu-minggu tertentu akan diberikan kuis sesuai dengan topik-topik tertentu yang telah dipelajari. Mahasiswa diharapkan dapat mempersiapkan diri dengan baik sebelum kuis agar memperoleh hasil yang maksimal.

**TUGAS BESAR**

Pada akhir pertemuan mahasiswa akan diberikan tugas besar yang terkait dengan bidang Sistem Digital. Mahasiswa diminta untuk membuat proyek terapan atau produk terkait dengan ilmu Sistem Digital yang telah dipelajarinya. Di akhir kuliah, mahasiswa harus mampu menjelaskan konsep serta mendemonstrasikan hasilnya kepada dosen dan rekan yang lain.

**PRAKTIKUM**

Mata kuliah ini disertai dengan kegiatan praktikum di laboratorium. Pelaksanaan praktikum akan didampingi oleh asisten yang telah ditunjuk.

**JADWAL PERKULIAHAN**

| **MINGGU KE-** | **TOPIK** | **TUJUAN** | **PERSIAPAN**  *(bahan yang harus dibaca mahasiswa sebelum kuliah)* |
| --- | --- | --- | --- |
| 1 | Pendahuluan Sistem Digital | * Mahasiswa memahami teknologi digital * Mahasiswa memahami teknologi digital vs analog * Mahasiswa mengetahui dasar teknologi digital dari bilangan biner |  |
| 2 | Gerbang Logika; Hukum-hukum Aljabar Boolean | * Mahasiswa memahami tentang berbagai gerbang logika beserta tabel kebenarannya * Mahasiswa memahami berbagai hukum Aljabar Boolean |  |
| 3 | Rangkaian TTL Logika | * Mahasiswa memahami membuat rangkaian logika dengan gerbang logika * Mahasiswa mengetahui bentuk fisik implementasi gerbang logika dalam rangkaian TTL Logika |  |
| 4 | Desain Fungsi Kombinasional | * Mahasiswa memahami tentang bagaimana cara mendesaian fungsi atau rangkaian kombinasinal * Mahasiswa mampu memecahkan masalah sederhana dengan membuat sebuah desaian rangkaian kombinasional sederhana |  |
| 5 | Representasi Grafis (K-MAP) dan Penyederhanaan Fungsi Logika | * Mahasiswa memahami bentuk penyelesaian desain rangkaian logikan dengan K-MAP * Mahasiswa mampu menyelesaikan masalah dengan membuat rangkaian K-MAP dan bentuk penyederhanaan fungsinya. |  |
| 6 | Representasi Bentuk SOP dan POS | * Mahasiswa memahami penyederhanaan fungsi dalam bentuk SOP (*Sum of Product*) dan POS (*Produc of Sum*) * Mahasiswa mampu menerapkan penyelesaian masalah menggunakan pendekatan SOP dan POS |  |
| 7 | Rangkaian Kombinasional: *Half Adder*, *Full Adder* | * Mahasiswa memahami tentang rangkaian kombinasional yang sering digunakan, seperti *half adder* dan *full adder* * Mahasiswa mampu merancang rangkaian sendiri *half adder* dan *full adder* untuk beberapa kasus seperti untuk penjumlahan sederhana |  |
| 8 | Rangkaian Aritmatik: Rangkaian Pengurang, Pengali dan Pembagi | * Mahasiswa memahami tentang beberapa rangkaian untuk artimatika baik untuk pengurang, pengali dan pembagi * Mahasiswa mampu merancang dan menganalisa hasil rancangannya |  |
| 9 | *Comparator*, *Decoder* dan *Encoder* | Mahasiswa memahami tentang *comparator*, *decoder* dan *encoder* serta penggunaannya |  |
| 10 | Rangkaian Sekuensial:  Sel Memori Dasar: Flip-Flop (RS-FF, JK-FF,D-FF,J-FF) | * Mahasiswa memahami tentang dasar rangkaian sekuensial, yaitu Flip-Flop * Mahasiswa mampu membuat sebuah rangkaian sederhana dengan rangkaian Flip-Flop |  |
| 11 | Desain Rangkaian Sekuensial | * Mahasiswa memahami bagaimana cara membuat desaian rangkaian sekuensial dalam berbagai kasus * Mahasiswa mampu menerapkan dasar rangkaian sekuensial |  |
| 12 | Pendahulauan Teknologi VLSI | * Mahasiswa memahami tentang teknologi VLSI * Mahasiswa mampu merancang dalam bahasa VLSI |  |
| 13 | CPLD | Mahasiswa memahami tentang CPLD dan berbagai penerapannya |  |
| 14 | Presentasi Tugas Besar Proyek untuk Sistem Digital | Mahasiswa mampu menerapkan sistem digital secara komprehensif dalam bentuk proyek sederhana, baik simulasi maupun proyek nyata |  |
| 15 | **UAS** |  |  |